

多模式、低功耗AC/DC控制电路

概述

SP6649DFL 是一颗电流模式 PWM 控制芯片，内置 650V 高压功率 MOSFET，芯片可以工作在绿色模式，以此来减小轻载时的损耗，提高整机的工作效率。

SP6649DFL 在启动和工作时只需要很小的电流，可以在启动电路中使用一个很大的电阻，以此来进一步减小待机时的功耗。

SP6649DFL 内置多种保护，包括逐周期限流保护 (OCP)，过载保护 (OLP)，过压保护 (VDD OVP)，VDD 过压箝位，欠压保护 (UVLO)，过温保护 (OTP) 等，通过内部的图腾柱驱动结构可以更好的改善系统的 EMI 特性和开关的软启动控制。

SP6649DFL 采用 SOP8 封装。

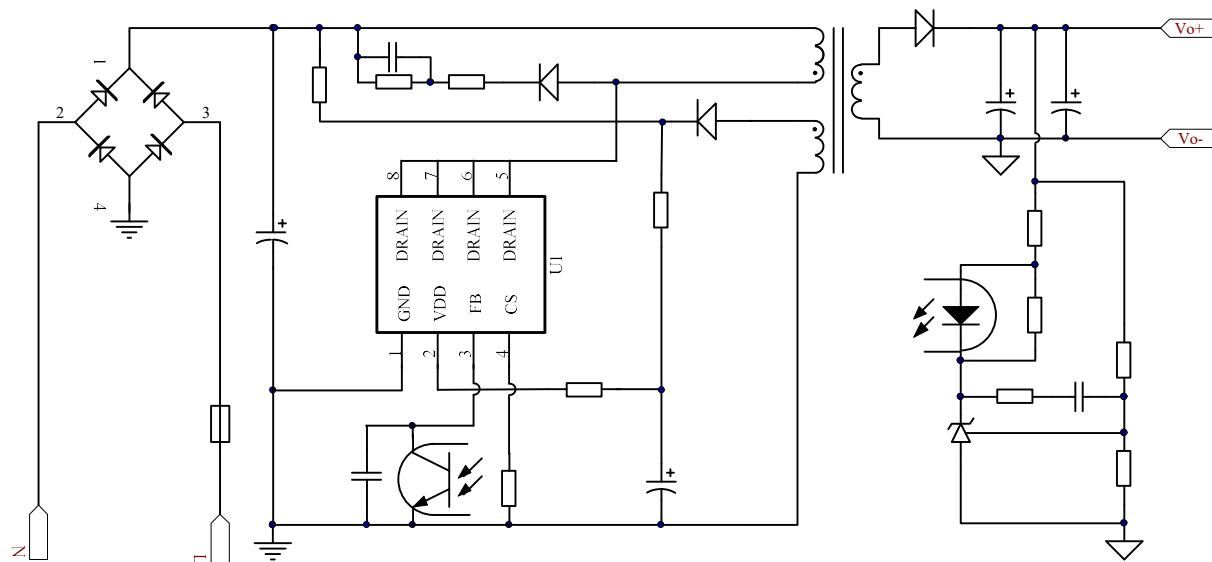
特点

- 全电压范围输入时待机功耗小于 75mW
- 内置 650V 高压功率管
- 软启动可用来减少 MOSFET 上 Vds 的应力
- 抖频功能，改善 EMI 性能
- 跳频模式，改善轻载效率，减小待机功耗
- 无噪声工作
- 固定 65KHz 开关频率
- 内置同步斜坡补偿
- 低启动电流，低工作电流
- 内置前沿消隐(LEB)功能
- 过载保护 (OLP)，逐周期限流保护 (OCP)
- VDD 过压保护 (VDD OVP)，欠压保护 (UVLO)，VDD 电压箝位，过温保护 (OTP)

应用范围

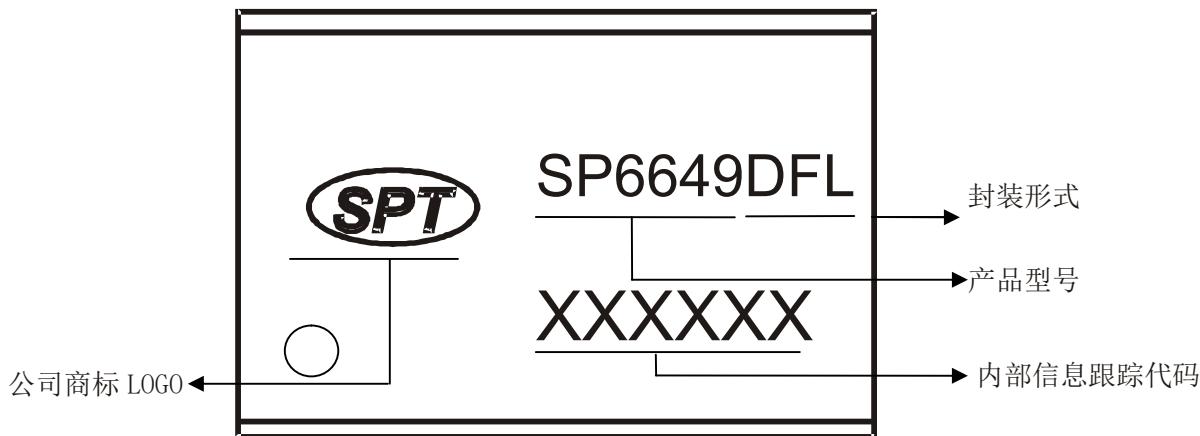
- 充电器
- PDA、数码相机、摄像机电源适配器
- 机顶盒电源

应用简图



产品信息

产品型号	封装	打印名称	包装
SP6649DFL	SOP8、无铅	SP6649DFL	3K/盘



极限参数

符号	描述	范围	单位
V _{DRAIN_MAX}	功率管漏源电压	650	V
V _{DD}	VDD 输入电压	40	V
I _{DD}	VDD 输入电流	10	mA
V _{FB}	FB 输入电压	-0.3~7	V
V _{CS}	CS 输入电压	-0.3~7	V
T _{STORAGE}	存储温度范围	-55 to 160	°C

注：超出上述“极限参数”可能对器件造成永久性损坏。工作条件在极限参数规范内可以工作，但不能保证其特性。器件长时间工作在极限条件下，可能影响器件的可靠性及寿命。

封装热损率

产品封装	热阻(°C/W)
SOP8	90

推荐工作条件

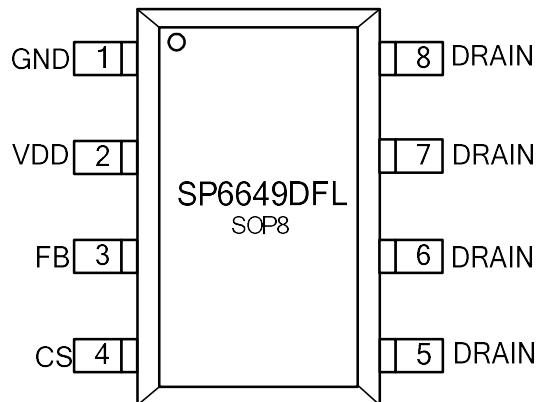
符号	描述	范围	单位
VDD	VDD 脚电压	9~34	V

输出功率

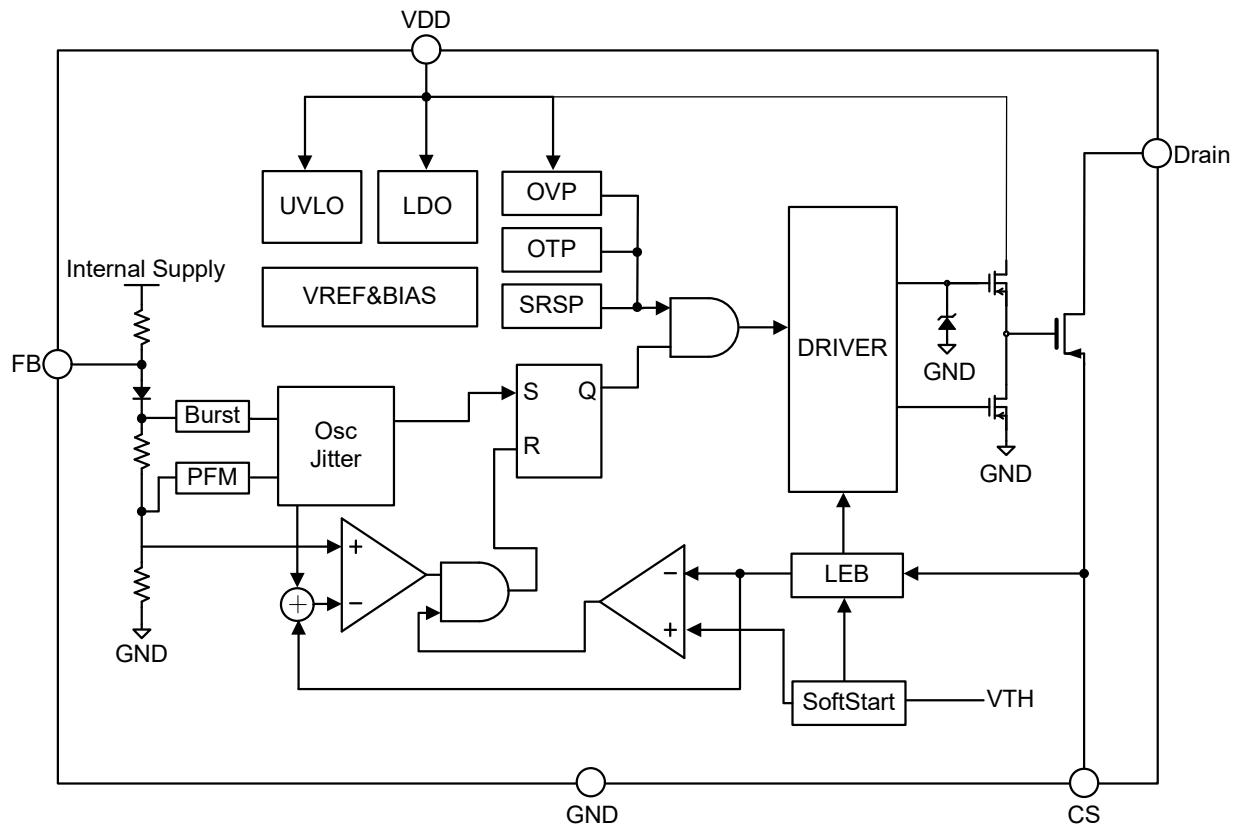
电路型号	90Vac-264Vac (密闭空间)
	充电器/适配器
SP6649DFL	30W

注：环境温度不高于 40°C，且 Drain 脚有较大面积覆铜改善散热。

引脚定义



序号	名称	功能
1	GND	地
2	VDD	芯片供电脚
3	FB	反馈脚
4	CS	电流采样脚
5/6/7/8	Drain	高压 MOSFET 的漏端

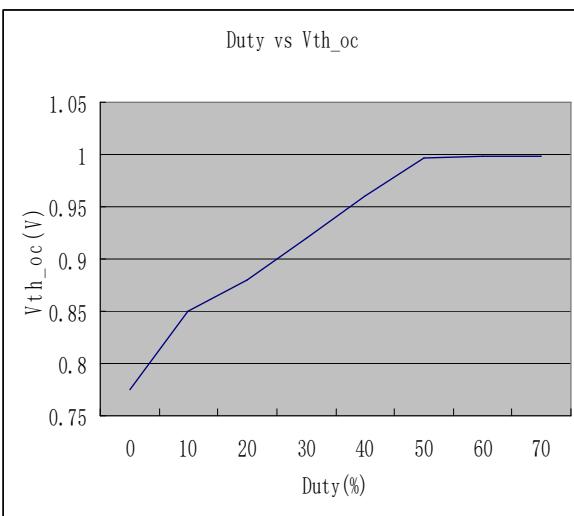
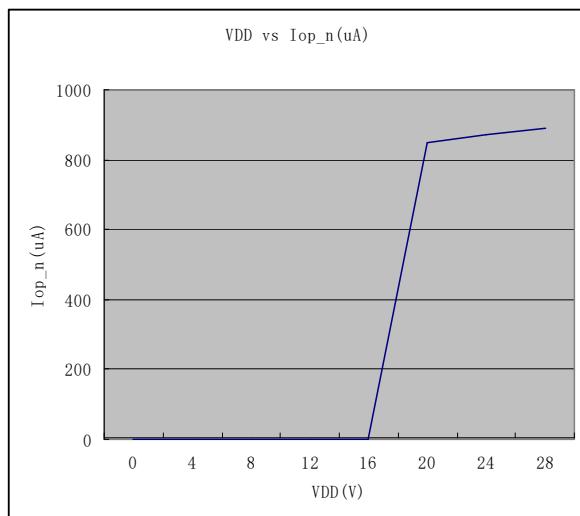
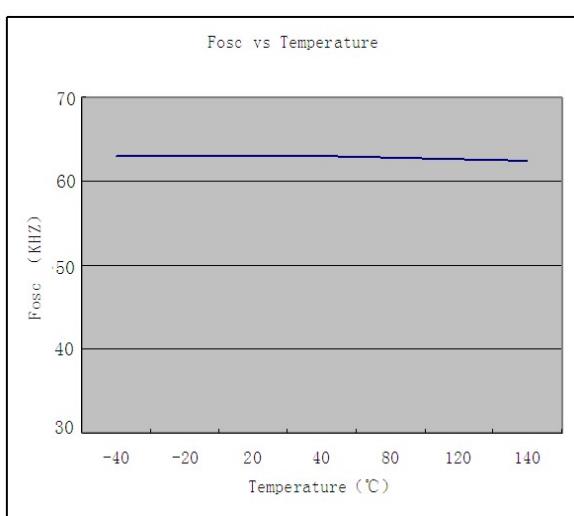
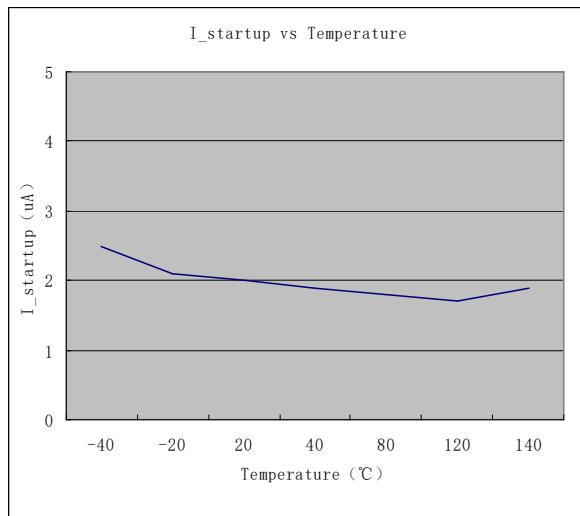
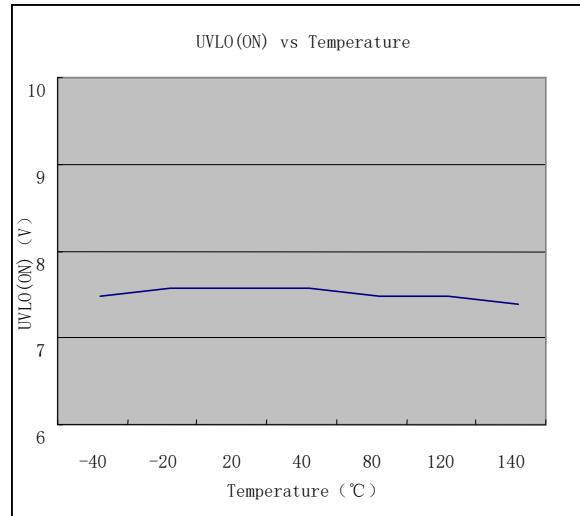
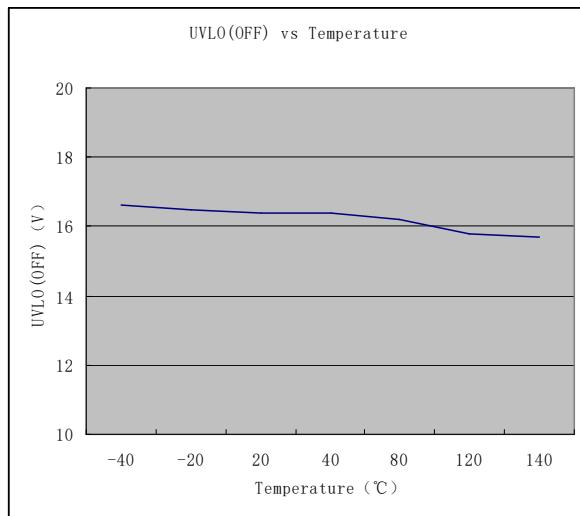
IC 内部框图


电气参数

(除非特别声明, 测试条件是: 环境温度 $T_A=25^{\circ}\text{C}$, 电源电压 $V_{DD}=17\text{V}$ 。)

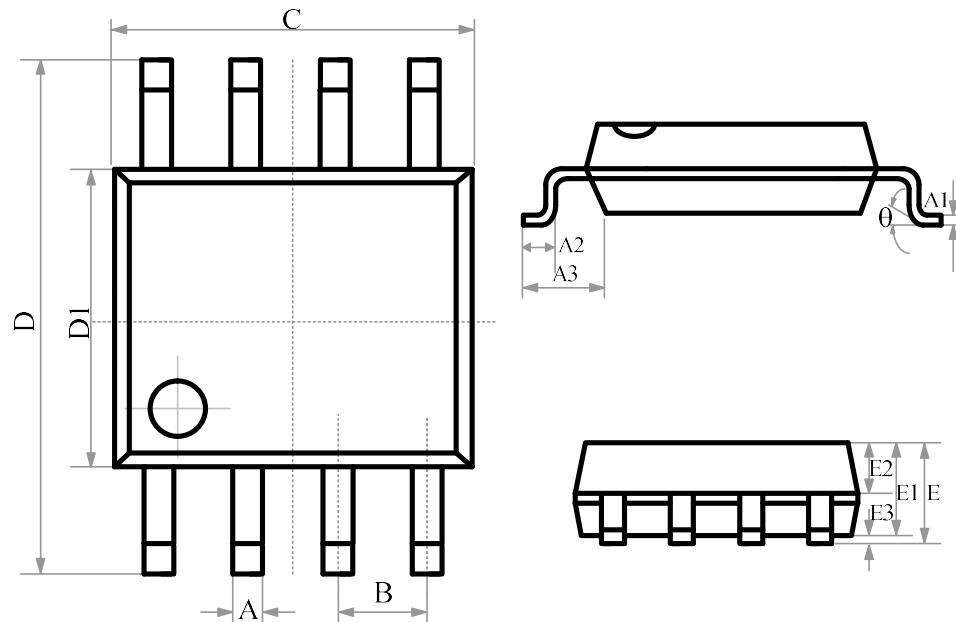
符号	描述	条件	范围			单位
			最小	典型	最大	
I_{DD_ST}	启动电流	$V_{DD}=11\text{V}$, 测试 VDD 端电流		5	20	μA
I_{OP}	工作电流	$V_{DD}=17\text{V}$, $V_{FB}=3\text{V}$, $V_{CS}=0\text{V}$		1.5		mA
$V_{UVLO\ (ON)}$	欠压保护开启电压	VDD 下降至 IC 关闭	7.0	7.7	8.4	V
$V_{UVLO\ (OFF)}$	欠压保护关断电压	VDD 上升至 IC 开启	15.2	16.2	17.2	V
V_{DD_ET}	跳频保护电压	$FB=0\text{V}$, $CS=0\text{V}$	7.7	8.2	8.7	V
V_{OVP}	过压保护	$V_{DD}=17\text{V}$, $V_{CS}=0\text{V}$, $V_{FB}=3\text{V}$, VDD 上升直到 DRAIN 端频率消失	35	36.5	38	V
V_{FB_OPEN}	FB 开环电压		4.9	5.5	6.1	V
I_{FB_SHORT}	FB 短路电流	$V_{DD}=17\text{V}$, FB 短路到地电流		0.35		mA
V_{TH_PL}	零占空比 FB 阈值	$V_{DD}=17\text{V}$, $V_{CS}=0\text{V}$, $V_{FB}=3\text{V}$, FB 上升至功率管关断		4		V
V_{TH_GREEN}	绿色模式	$V_{DD}=17\text{V}$, $V_{CS}=0\text{V}$, $V_{FB}=3\text{V}$, FB 下降, 当 DRAIN 端频率小于 35KHZ 时		2.2		V
T_{LEB}	前沿消隐时间			270		ns
Z_{CS_IN}	CS 脚输入阻抗			40		$\text{K}\Omega$
T_{OVP_delay}	过压保护延时	OVP 电位超过 2.5V, 连续触发		8		Cycle
V_{TH_OC}	CS 脚过流保护阈值	$V_{DD}=17\text{V}$, $V_{FB}=3\text{V}$, CS 上升至关断功率管	0.72	0.77	0.82	V
T_{D_OC}	过流保护延迟时间	从过流保护至功率管开始关断的延迟时间		120		ns
F_{OSC}	振荡频率	$V_{DD}=17\text{V}$, $V_{FB}=3\text{V}$, $V_{CS}=0\text{V}$	60	65	70	KHz
D_{MAX}	最大占空比	$V_{DD}=17\text{V}$, $V_{FB}=3.3\text{V}$, $V_{CS}=0\text{V}$	65	70	85	%
F_{BURST}	跳频频率			22		KHz
ΔF_{OSC}	抖频范围		-4		4	%
V_{BVDS}	功率管耐压		650			V
$R_{DS(ON)}$	功率管导通电阻				0.95	Ω
T_{OTP}	过温保护			150		$^{\circ}\text{C}$

典型温度特性曲线



封装外形

单位: (mm)



SYMBOL	MILLIMETER			SYMBOL	MILLIMETER		
	MIN	NOM	MAX		MIN	NOM	MAX
A	0.39	-	0.48	D1	3.70	3.90	4.10
A1	0.21	-	0.28	E	-	-	1.75
A2	0.50	-	0.80	E1	1.30	1.40	1.50
A3		1.05BSC		E2	0.60	0.65	0.70
B		1.27BSC		E3	0.10	-	0.225
C	4.70	4.90	5.10	θ	0	-	8°
D	5.80	6.00	6.20				

使用说明

◆ 功能概述

SP6649DFL 是一颗低功耗离线式开关电源控制芯片，用于 30W 以内的方案。内置跳频、抖频等功能，可以减小待机功耗，改善系统的 EMI 性能，更易满足相关的国际标准。

◆ 启动

SP6649DFL 的启动电流非常低，所以 VDD 端电容电压可以很快充至开启电压。启动电路中可以使用一个大阻值的电阻，在满足启动要求的同时，减小工作时的损耗。对于大部分的 AC/DC 方案，使用一个 $2M\Omega$, 1/8W 的电阻，再配合一个合适的 VDD 电容，就可以使整个系统在全电压范围(90Vac~265Vac)内快速启动。

◆ 工作电流

SP6649DFL 的工作电流较小典型值在 1.5mA 左右，并且在特有的跳频模式控制模式下，可以提高整体效率。

◆ 软启动

SP6649DFL 内置 4mS 的软启动模式，在电路启动时可以缓冲 Mosfet 上的开关应力，一旦 VDD 电压达到 UVLO(OFF)时软启动会被激活，峰值限流电压逐渐从 0 达到 0.77 V，每一次重启都会跟随一次软启动的发生。

◆ 抖频

SP6649DFL 内置抖频功能。它的开关频率可以通过内部的一个随机信号源进行调制，从而分散噪声的频谱分布。分散的噪声频谱减小了频带内的 EMI 干扰，从而改进系统的 EMI 性能，简化了设计。

◆ 跳频

在空载或者轻载的时候，系统的大部分损耗是由 MOSFET 的开关损耗、变压器的磁芯损耗以及缓冲网络的损耗所构成。而其中最大的损耗来源于开关损耗，所以低的开关频率可以减小损耗。

在系统正常工作的时候，频率是由环路及 IC 来调节的。在空载或者轻载时，开关频率将会减小，以此来提高效率，如果此时 FB 的电压下降到低于零占空比阈值，这时 IC 将进入跳频模式。在跳频模式中，只有当 VDD 电压低于预设电平，或者 FB 电压高于零占空比阈值时，IC 的栅极驱动才工作，否则栅极驱动电路保持关断状态，以此减小开关损耗，降低待机功耗。跳频的频率设置在音频范围之外，可以确保在正常工作时无音频噪声。

◆ 振荡频率

SP6649DFL 的开关频率由内部设置为 65KHz。外部无需元件来设置工作频率。

◆ 电流取样与前沿消隐

SP6649DFL 采用电流模式 PWM 控制方式，提供逐周期限流保护。功率管电流由连接在 CS 脚上的取样电阻探测。内部功率管刚打开时，缓冲网络中二极管的反向恢复电流和功率管漏源电容的放电电流在取样电阻上会造成很高的电压尖峰，引起芯片的误判断，而 SP6649DFL 在 CS 脚上设置有 270ns 的前沿消隐时间，可以屏蔽这个尖峰对芯片的影响，因此 CS 脚的外部无需 RC 滤波网络。在前沿消隐时间内，限流比较器不起作用，不能关闭功率管。芯片的 PWM 占空比由取样电阻上的电压与 FB 上的电压共同决定。

◆ 内部同步斜坡补偿

内建的同步斜坡补偿电路增加了电流取样脚上电压的斜率，可以确保当芯片工作在 CCM 模式下，尤其是占空比大于 50% 时环路的稳定性，避免次谐波振荡的出现。

◆ 功率管驱动

对于一般的电源控制电路，当栅极驱动能力不足时，会导致开关时更大的系统损耗，而当栅极驱动能

力过强时，会导致很强的 EMI 干扰。

SP6649DFL 通过内部的图腾柱驱动结构、适当的栅极驱动能力和死区时间控制，对上述问题取得了很好的平衡。通过这个专门设计的电路结构，可以更好地减小系统的损耗和改善系统的 EMI 特性。在内部功率管的栅极集成有一个 16V 的稳压管，当 VDD 大于 16V 时，可以箝位栅极电位。

◆ 保护功能

SP6649DFL 具有完善的保护功能，包括逐周期限流保护（OCP）、过载保护（OLP）、过温保护（OTP）、VDD 电压箝位以及欠压保护（UVLO）。

SP6649DFL 内置了限流点线电压补偿功能，通过专门设计的电路结构，可以保证电路在全工作电压范围（90Vac~265Vac）内限流点恒定，也就保证了功率的恒定。

当过载发生时，FB 电压会上升至超过 V_{TH_PL} （过载保护 FB 阈值），当 FB 电压维持在 V_{TH_PL} 之上达到 T_{D_PL} （过载保护延迟时间），芯片的过载保护电路开始动作，芯片将会关断功率管，并且只有在下一次重启后，电路才可以恢复正常工作。

当电路启动后，VDD 主要依靠变压器的辅助线圈来提供能量。当 VDD 电压超过 V_{OVP} 时，过压保护电路动作，芯片关断功率管，并且只有在下一次重启后，电路才可以恢复正常工作。

当 VDD 电压下降至低于 V_{UVLO} 时，芯片的欠压锁存（UVLO）电路动作，将芯片关断，SP6649DFL 重新开始启动过程。

声明：

- 1、无锡硅动力微电子股份有限公司保留 DATA SHEET 的更改权，恕不另外通知。客户在下单前应获取最新版本资料，并验证相关信息是否完整和最新。
- 2、任何半导体产品在特定条件下都有一定的失效或发生故障的可能，买方有责任在使用本公司产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生。
- 3、产品提升永无止境，我公司将竭诚为客户提供更优秀的产品。